PATENT ABSTRACTS OF JAPAN

(11) Publication number:

56-013722

(43) Date of publication of application: 10.02.1981

(51)Int.Cl.

H01L 21/265 H01L 21/31

(21)Application number: 54-089525

(71)Applicant: MATSUSHITA ELECTRIC IND CO

LTD

(22)Date of filing:

13.07.1979

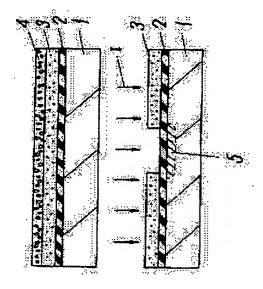
(72)Inventor: TSUJI KAZUHIKO

TAKAYANAGI SHIGETOSHI

(54) MANUFACTURE OF SEMICONDUCTOR DEVICE

(57) Abstract:

PURPOSE: To obtain an ion injection mask which its formation is easy, a mask layer is not fluidized and deformed even at high current density, and accurate selective injection is possible, in ion injection. CONSTITUTION: A polyimide group high molecular resin film 3 is formed on a semiconductor substrate directly or in a shape that holds a silicon dioxide film 2 at several u m according to a rotary applying method. A photosensitive resin film 4 is applied on the whole surface, and a fixed pattern is formed according to a normal photograph etching method. The said polyimide group high molecular resin film is etched by a mixed solution of hydrazin and ethylene amine or a spatter etching method, using the said photosensitive resin film pattern as a mask, and the said semiconductor substrate is exposed. The pattern of the said photosensitive resin film 4 is removed, and an injection layer 5 of impurities ions (I) is formed only to an exposing region of the said semiconductor substrate by means of an ion injection



method, using the said polyimide group high molecular resin film as an injection mask.

LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

(9) 日本国特許庁 (JP)

①特許出願公開

⑩公開特許公報(A)

昭56—13722

f) Int. Cl.³H 01 L 21/26521/31

識別記号

庁内整理番号 6684-5F 7739-5F ❸公開 昭和56年(1981) 2月10日

発明の数 1 審査請求 未請求

(全 3 頁)

図半導体装置の製造方法

20特

面 昭54—89525

22出。

图54(1979)7月13日

@発 明·者 辻和彦

門真市大字門真1006番地松下電

器産業株式会社内

@発 明 者 髙柳重敏

門真市大字門真1006番地松下電

器産業株式会社内

⑪出 願 人 松下電器産業株式会社

門真市大字門真1006番地

仰代 理 人 弁理士 中尾敏男

外1名

明 組 10

1、発明の名称

半導体製産の製造方法

- 2、特許請求の範囲。
- (1) 半導体蓄板上にポリイミド系高分子樹脂膜を 形成した後、この高分子樹脂膜に所定のパター ンを形成し、 即記高分子樹脂膜の開孔部より前 記半導体蓄板に不純物イオンをイオン注入する ことを特徴とする半導体萎度の製造万法。
- (2) 凹凸を有する半導体基板上にポリイミド系高分子歯脂膜を表面が平滑になるように全面に塗布した後、イオン注入法により、前配半導体基板の凸部にのみ不純物イオンを注入することを特徴とする特許請求の範囲第1項に記載の半導体装置の製造方法。
- 対 ポリイミド系高分子樹脂腺を一様に食知し、 前記夢板の凸部のみ路出させたのちイオン注入 することを特徴とする特許請求の範囲第1項に 記載の半導体製造の製造方法。
- 3、発明の詳細な説明

本発明は半導体要値等の製造におけるイオン注 入に関し、イオン注入において、形成が容易でか つ高い電流密度でもマスク磨が飛動変形すること がなく正確な選択注入が可能なイオン注入マスク を提供するものである。

また、絶録物膜は半導体基板上にすてに形成さ



れている絶縁物膜たとえば二酸化硅素膜,盤化硅 素膜かよび多結前硅素膜などとの選択エッチング 性が少ないため、半導体委成の無放製素の一部と して使用されるとき以外性とんど使用されない。 また金成膜は異空蒸着法で形成するため、パッチ 処虚が行なわれそのために形成効率が悪く、さら に、イオンほ入により、金属膜中の金属イオンも 半導体基板あるいは下地絶縁物に在入され、これ をさけるため後の異逢工程がかなりの制約を受け、 特定な用途以外は使用されない。

本発明は上記の間点を解決した新たなイオン注入法を提供せんとするものであり具体的にはポリイミド系高分子歯脂膜が耐熱性にすぐれ、形成が容易で、 学導体要量を構成する他の物質との選択エッチング性にすぐれている点に着目し、 即記樹脂 要をイオン注入マスクとして用いる方法を提供するものである。

以下 平 発 明 の 基 平 的 概 念 に つい て 第 1 図 を 参 照 し た が ら 説 明 す る。

1

第1 図において半導体番板上に直接あるいは二

ド系高分子樹脂膜を薄くし、前記基板の凸部のみを露出する。次に、イオン注入法により、前記基板の露出領域にのみイオン(I)をイオン注入居5を形成する。前記ポリイミド系高分子樹脂膜をエッチング前に前記基板の凸部に到達するエネルギーでイオン注入してもよい。

なお前記ポリイミド系高分子樹脂膜3はイオン 注入後除去してもよく、また、半導体要置の構成 契索として利用してもよい。

次に本発明をMOS型半導体袋包に適用した例 を第3図に従って説明する。

一導電型半導体器板11上にフィールド酸化膜12かよびゲート酸化膜13を選択的化形成する。
次に、多器曲硅素膜14を全面化形成した後、ロー型不純物たとえばリンを拡散し、多結晶硅素膜14の抵抗値を小さくする。あらかじめロ型不純物を・含む多結品硅素膜を形成してもよい。次に、ポリイミト系感光性樹脂膜かよび感光性樹脂膜を重ねて地成した後、通常の写真食刻法により前配ポリイミト系樹脂膜に所定のバターン15を形成する

指開昭56-13722(2) 配化硅素與2を有して回転塗布法によりポリイミ ド系高分子樹脂與3を数 μm形成する。次に、 感 光性樹脂與4を全面に塗布した後、漁第の写真会 到法により所定のパターンを形成する。 即配感先 性樹脂膜パターンをマスクとして、前配ポリイミ ド系高分子樹脂與を、 ヒドラジンとエチレンジで ミンの混合密液あるいはスパッタエッチング法に より食知し前配半導体基板で延出する(第1回A)。 次に前配感光性樹脂膜4のパターンを除去し、イオン注入により、前配ポリイミド系高分子問胞 次に前配感光性樹脂膜4のパターンを除去し、イオン注入により、前配ポリイミド系高分子問胞 原を注入マスクとして前配半導体基板の認出領域 にのみ、不純物イオン(I)の注入倍 5を形成する (第1回B)。

次に不発明の概念を示す他の例について第2包にもとずいて説明する。凹凸を有する半導体基板1上に二酸化硅素膜2を介してポリイミド系高分子樹脂膜3を即配蓋板1の段差より厚く形成し、即配ポリイミド系高分子樹脂膜3の表面を平滑に 盗布形成する(第2図A)。次に、第2図(周に示すようにスパッタエッチング法により、ポリイミ

(第3図(A))。次に、前記ボリイミド系樹脂膜ベターンV5をマスクに前記多結晶硅素膜を食効し、グート電極16を形成する。次に、前紀ゲート取化膜の領出領域にイオン注入法によりボロン・リンあるいは砒素などの不純物Iを注入し、ソース、ドレイン領域17,18を形成する(第3図B)。ゲート電極16は前記ポリイミド系高分子樹脂膜のバターン15でマスクされているため、前記注入では、不純物イオンIは注入されない。次には、不純物イオンIは注入されない。次にはボリイミド系高分子樹脂膜のベターン15を除去した後、絶縁膜19の形成工場、写真食剤に展ぶターン20,21,22の形成工程を行なった後第3図(GのMOS型半導体要はを形成する。

さて本発明に用いられるポリイミト系高分子樹脂膜は、感光性樹脂膜より耐熱性がよい。感光性樹脂膜では120℃~160℃温度に軟化点があり、砂処理のため高温にした場合パターン巾かよび形状が変化したり、膜厚が厚いときにはイオン生入により電裂が入るという問題点が生じるが、

ポリイミド系高分子樹脂膜は、500℃付近まで 耐燃性があり、高エネルギーで、高電流密度でイ オン圧入しても、変化は生じないという大きを特 長があり、イオン注入を不都合なく行うことがで きる。

またポリイミド系高分子樹脂膜は半導体装置の 構成要素である他の絶縁膜たとえば二酸化硅素膜 強化硅素膜あるいは多結晶硅素膜・金属膜との選 択エッチ性が大きいという特徴を有する。したが ってたとえばスパッタエッチング法を用いた場合、 他の膜より約500倍のエッチング速度を持つた め、イオン注入後、他の膜に損傷を与えることを 〈容易に選択除去できるものである。

本発明の万法によりMOS型半導体要置を製造する場合、ゲート電磁とソース・ドレイン領域に 異なった種類の不純物イオンを注入することができる。例えば相補型MOS型半導体要値では、同 一番板上に異なった種類の不純物イオンによるソ ース・ドレインを形成する必要がある。この場合 佐来のように、ゲート電極とソース・ドレインに 持閉昭56- 13722 (3)

同一不純物を注入すると、多結晶 S! ゲート 電極の抵抗が高くなったり、ゲート 電極を直接接続できない等の問題点が生する。また、多結晶 S! ゲート 電極にポロンを注入した場合ポロンがゲート 酸化膜中を拡散しやすく、熱処理条件により、悪処理条件により、あなまで到達し素子特性を懸くするという欠点もあったが、 本発明の万法では、ゲート 電極とソース・ドレイン領域の不純物層 形成を分離して行なえるので、容易に相補型MOS 半導体装置をイオン注入法により形成できる。

4、図面の簡単な説明

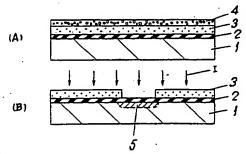
第1 図(A)、(B)、第2 図(A)、(B)、第3 図(A)、(B)は それぞれ本発明の一実施例にかかるイオン注入工 程を説明するための工程断面図である。

1 , 1 1 … … 半導体基板、 2 … … 二酸化硅素膜、 3 , 1 5 … … ポリイミド系高分子樹脂膜、 5 … … イオン注入層、 1 5 … … ゲート 恒極、 1 7 , 1 8 … … ソース , ドレイン領域。

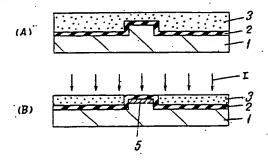


代理人の氏名 井理士 中 尾 敏 男 氏か1名

第 1 図



第 2 数



第3図

